

三維被動元件與模組 (Three-Dimensional Passive Components and Modules)

由於摩爾定律在最近幾年可能走到它的極限，三維立體堆疊結構，比如說，三維晶片(3D IC)或三維矽晶(3D Si)成爲電子業內研發人員極關注的課題。無線通訊的電路系統由許多被動電路與訊號網路所組成，具有三維立體結構的微波電路和天線可使電路微小化，提高元件效率及設計的自由度，並有助於系統整合。被動電路採用三維多層結構，一方面可以減小電路尺寸、增加封裝密度，另一方面則可減少元件與基板間的介入損失。

三維的微波被動元件可利用多層製程，如低溫共燒陶瓷(Low-Temperature Co-fired Ceramic, LTCC)、多層薄膜(Multi-layered thin-film)、多層印刷電路板(Multi-layered PCB)、整合被動元件(Integrated Passive Devices, IPD)及微機電(Micro-ElectroMechanical System, MEMS)等技術來實現。由於其製程的特性，可以體現非常多種傳輸結構，包括微帶線(Microstrip)、帶狀線(Stripline)、共面波導(Coplanar waveguide)、基板整合波導(Substrate Integrated Waveguide)、甚至在電路母板上垂直放置電路子板也可以實現立體化的電路架構或次系統。

可採用三維立體化結構開發的新元件或天線，包括三維交叉耦合式共振濾波器(3-D cross-coupled resonator filter) [16.1]、超寬頻平衡非平衡轉換器(Ultra-wideband balun)、正向輻射八木天線(Broadside radiation Yagi antenna)、微小化多頻天線(Miniaturized multiband antenna)等。微波頻段的PBG波導可以利用LTCC實現，並衍生具有高品質因素及低損耗的濾波器、振盪器、耦合器[16.2]等。

多層基板亦可用來設計主動元件的匹配網路及電路元件間的連結網路，進而發展三維次系統及微波構裝模組。微波積體電路(MMIC)或主動元件可利用鍍線(Wire bonding)、帶式連接(Ribbon bond)、束狀或樑式引線(Beam lead)、表面黏著技術(Surface Mount Technique, SMT)、覆晶(Flip-chip)、引線框架(Lead frame)、球格陣列(Ball Grid Array, BGA)等等方法安置在這些多層基板上。這種系統封裝技術採用各種不同的製程技術，相較於系統晶片技術(System-On-a-Chip, SOC)，較不受限於同一種晶圓製程。每一種IC晶片都能個別進行最佳化的設計及量產，可迅速完成系統設計，並降低成本及風險。

採用各種不同的製程技術的這種系統封裝技術稱爲系統封裝(System-In-a-Package, SiP)。因爲系統封裝的上市時間(Time to Market)短，零組件(Part Count)少，廠商不用直接處理頗棘手的射頻(RF)電路設計、測試等問題的好處，它常常是廠商用來研發構裝新產品的最佳工具或技術。商業常看到的系統封裝有兩種：數位(Digital SiPs, high I/Os, high data rates)及射頻(RF SiPs, low I/Os, high frequencies)。

最近，半導體封裝新的製程技術有幾項：矽穿孔(Through Silicon Via, TSV)，

微凸塊(Microbumps)，和金屬-金屬(例如，銅-銅)拼接(Bonding)等技術。矽穿孔和微凸塊是三维晶片(3D IC)的基本技術；而矽穿孔和銅-銅拼接是作為三维矽晶(3D Si)的基本技術。我國對半導體射頻(RF)或微波(Microwaves)電路設計十分成熟。唯對這些半導體電路(高於 Ka bands，如 40, 60 [16.3], 77 GHz)的內外連接(interconnect)及構裝尚未給予應有的全面關注。由各方資訊研判，整合被動元件(Integrated Passive Devices, IPD)與四面平封裝(Quad Flat Pack, No-Lead, QFN)是最可能用來處理構裝高頻元件的。整合被動元(IPD)件是因為它的構造簡單，小寄生效應，適合高頻元件封裝；而四面平封裝(QFN)則因為它是低損耗的基板。在毫米波頻段，一些低頻常用傳輸方式，例如微帶線、帶狀線等都可能因損耗太大而無法使用。波導(Waveguides)的損耗比較小，可能是較合適的傳輸方式。

此種三維多層結構可以體現各種傳輸線，用來跟主動元件作連結，並且製作各種被動元件及天線，使用的頻率也可以從微波至毫米波頻段，因此有許多研究課題，試舉例如下：

1. 三維被動元件

包含發展微小化多層基板電路，如寬頻平衡非平衡轉換器、耦合器、90° hybrids 等；發展垂直植入的三維 PCB 電路；利用 PCB, LTCC 或高介電常數材料，發展介質波導(Dielectric waveguide)電路。

2. 三維小尺寸、多頻、高增益天線

包含發展新型三維微小化天線；發展具有小接地面的微小化寬頻及多頻天線。

3. 微波模組技術

包含研究寬頻垂直連接、交叉式連接及傳輸線連接等結構及其等效電路；研究三維電路元件間及和天線間彼此的耦合[16.3]；研究模組共振現象對電路特性的影響；及發展模組多埠量測技術等。

4. 積體化被動元件(Integrated Passive Devices, IPD)的研發

積體化被動元件(IPD)意謂將系統所需被動元件整合在矽基板載體(Si Carrier)或與矽製程同樣精密的薄膜製程基板中，譬如砷化鎵、氧化鋁、玻璃等基板，並且利用晶片堆疊技術與主動元件之積體電路相結合，成為三維系統晶片/構裝之重要被動元件解決方案。值得研究的課題包括利用 IPD 製程設計三維結構之高性能射頻被動元件，如電感器、平衡器與濾波器等，以及設計三維結構高效率變壓器來幫助射頻積體電路做電壓與阻抗轉換、功率分配與結合等應用，使能有助於射頻積體電路降低操作電壓或提升動態範圍[16.4]。這一個研究題材，也值得投入探討。

5. 主動元件載體(Active Device Carrier, ADC)

通常主動元件的尺寸比起被動元件小很多(0201 甚至 01005)。於是我們可以用半導體來實現主動元件，IPD 除實現被動元件外，另外還來裝載極小的半導體主動元件。IPD 上的被動元件可載濾波器、平衡非平衡轉換器、天線、及匹配電路等。也就是說，ADC 是個附有完整輔助被動元件的一個組件；觀念上是 IPD 的衍申。ADC 上的主動電路是低噪音放大器(Low noise amplifier, LNA)的話，問題不大；假如是功率放大器(Power amplifier, PA)的話，因為熱傳可能難有效地達到，是一個具挑戰性的研究題材。ADC 上的被動電路是天線的話，這個組合我們可稱之為主動天線(Active antenna)。

6. 使用矽穿孔/微凸塊於各式不同的封裝構造

矽穿孔或微凸塊可用於 QFN [16.5], Si-interposer [16.6], 和 Glass IPD [16.7, 16.8]等各式不同的封裝構造。使用矽穿孔要注意矽晶的厚度，以達到低損耗，低寄生效應的目的。因矽穿孔/微凸塊的尺寸極為微小(損耗相對地就會大)，它們是否可以滿意地用來做功率的傳輸(Power Integrity, PI)是一值得探討的問題。

7. 三维堆疊規則/法則的研發

三维訊號傳輸完整(Signal Integrity, SI)，和主動被動元件因接鄰引起的干擾的研究是非常新的課題。舉例而言，使用 On-chip 天線，波導等等新的元件於訊號完整或最低干擾擺設的課題。

參考文獻

- [16.1] T.-M. Shen, C.-F. Chen, T.-Y. Huang, and R.-B. Wu, "Design of vertically stacked waveguide filters in LTCC," *IEEE Trans. Microw. Theory Tech.*, vol. 55, pp. 1771–1779, Aug. 2007.
- [16.2] J.-H. Lee, N. Kidera, G. DeJean, S. Pintel, J. Laskar, and M. M. Tentzeris, "A V-band front-end with 3-D integrated cavity filters/duplexers and antenna in LTCC technologies," *IEEE Trans. Microw. Theory Tech.*, vol. 54, pp. 2925–2936, July 2005.
- [16.3] U. R. Pfeiffer, J. Grzyb, D. Liu, B. Gaucher, T. Beukema, B. A. Floyd, and S. K. Reynolds, "A chip-scale packaging technology for 60-GHz wireless chipsets," *IEEE Trans. Microw. Theory Tech.*, Vol. 54, No. 8, Aug. 2006.
- [16.4] A. C. Kundu, M. Megahed, and D. Schmidt, "Comparison and analysis of integrated passive device technologies for wireless radio frequency module," in *Proc. 58th IEEE Electron. Compon. Technol. Conf.*, pp. 683–687, 2008.
- [16.5] A. J. Joseph, et al., "Through-silicon vias enable next-generation SiGe power amplifiers for wireless communications," *IBM J. Res. Develop.*, Vol. 52, No. 6,

2008.

- [16.6] B. Banijamali, et al., “Advanced reliability study of TSV interposers and interconnects for the 28 nm Technology FPGA,” *ECTC*, 2011.
- [16.7] G. Carchon, et al., “Thin film technologies for millimeter-wave passives and antenna integration,” *EuMW 2008*, Amsterdam.
- [16.8] E. Beyne, “3D interconnection and packaging: Impending reality or still a dream?” *ISSCC*, 2004.